PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-217480

(43)Date of publication of application: 02.08.2002

(51)Int.CI.

H01S 5/022 G11B 7/22 H01L 21/52

(21)Application number: 2001-008483

(71)Applicant: MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing:

17.01.2001

(72)Inventor:

MOCHIDA TOKUICHI

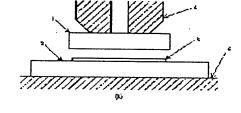
INOUE HIROTO NAKAO KATSU IWATA YUKIHIRO TAKAMORI AKIRA ADACHI HIDETO

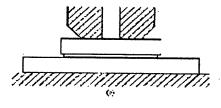
TAMURA MASATOSHI

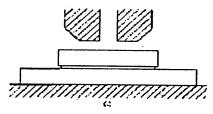
(54) PACKAGING METHOD OF SEMICONDUCTOR LASER DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a packaging method of a semiconductor laser device, wherein deterioration of laser characteristic or damage of a semiconductor laser element due to temperature rise and residual stress of the semiconductor laser element is restrained. SOLUTION: In this packaging method, the semiconductor laser element is heated and pressure-welded to a submount, and then reheating is reconducted to a temperature higher than or equal to the fusing temperature of a bonding member.







LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-217480 (P2002-217480A)

(43)公開日 平成14年8月2日(2002.8.2)

(51) Int.CL'		歲別記号	Ρī		r-73-}*(参考)
H018	5/022		H01S 5/022		5D119
G11B	7/22		G11B 7/22		5 F O 4 7
H01L	21/52		H 0 1 L 21/52	С	5 F O 7 3

審査酵求 未請求 欝求項の数6 OL (全 7 頁)

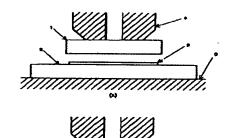
(21)出顯書号	特額2001-8483(P2001-8483)	(71)出職人	000005821
			松下電器産業株式会社
(22) 出願日	平成13年1月17日(2001.1.17)		大阪府門真市大字門真1008番地
		(72) 発明者	持田 第一
			大阪府門真市大字門真1008番地 松下電器
			
		(72)発明者	井ノ上 裕人
			大阪府門真市大字門真1006番地 松下氣器
		1	産業株式会社内
		(74)代理人	100097445
			弁理士 岩橋 文雄 (外2名)
			最終質に絞く

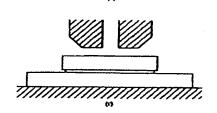
(54) 【発明の名称】 半導体レーザ装置の実装方法

(57)【要約】

【課題】 半導体レーザ素子の温度上昇及び残留応力によるレーザ特性の劣化、或いは半導体レーザ素子の破損を抑制する半導体レーザ装置の実装方法を提供することを目的とする。

【解決手段】 本発明の実装方法は、半導体レーザ業子をサブマウントに加熱圧接した後、接合部材の溶融温度以上まで再度加熱するものである。





(2)

特開2002-217480

(特許請求の範囲)

【静求項1】 発光部を備えた半導体レーザ素子をコレ ットにて保持し、接合部材を用いてサブマウントに前記 半導体レーザ素子を加熱接合する半導体レーザ装置の実 装方法であって、加熱用のテーブル上に前記サブマウン トを設置し、前記接合部材の融点以上まで前記テーブル にて前記サブマウントを加熱し、前記コレットにより保 持されている前記半導体レーザ素子を前記サブマウント の搭載位置へ移動して前記コレットにより前記半導体レ ーザ茶子を前記サブマウントに圧接し、前記接合部材が 10 完全に凝固してから前記半導体レーザ素子を前記コレッ トから開放した後、前記テーブルにて前記サブマウント を前記接合部材の溶融温度以上まで再度加熱することを 特徴とする半導体レーザ装置の実装方法。

【精求項2】 前記実装方法において、前記2回目の加 熱を複数個同時に行うことを特徴とする請求項1記載の 半導体レーザ装置の実装方法。

【請求項3】 前記実装方法において、前記1回目の加 熱と前配2回目の加熱を異なる加熱方法にて行うことを 特徴とする請求1記載の半導体レーザ装置の実装方法。

【請求項4】 前記実装方法において、前記サブマウン トを熱風にて加熱するととを特徴とする請求項2又は3 記載の半導体レーザ装置の実装方法。

【請求項5】 前記実装方法において、前記サブマウン トを通電にて直接加熱することを特徴とする請求項2又 は3記載の半導体レーザ装置の実装方法。

【請求項6】 前記実装方法において、前記サブマウン トを高周波にて加熱することを特徴とする請求項2又は 3記載の半導体レーザ装置の実装方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】との発明は、半導体レーザ索 子を実装してなる半導体レーザ装置及びその実装方法に 関するものである。

[0002]

【従来の技術】半導体レーザ素子を光通信、光ディス ク、レーザ、ビームブリンタ等のシステムに使用する 際、その用途に適合したパッケージ化が行われる。そし て、このバッケージ化においては、半導体レーザ素子を パッケージ内の所定部品、例えば金属ブロックや円形ス 40 テム等に直接接続する直接接続法があるが、この方法は 作成される構造が簡単である反面、半導体レーザ素子の 放熱特性が悪いために温度が上昇し、半導体レーザ素子 の寿命が低下してしまう。そのため、近年の高出力化さ れた半導体レーザ素子では直接接続法の使用が困難にな ってきている。

【0003】一方、このような難点を解消するために、 熱伝導性、加工性に優れたSiやSiCからなるサブマ ウントに半導体レーザ衆子を実装し、この半導体レーザ

れた放熱特性の得られるサブマウントを用いた接続方法 が主流となっている。

【0004】以下に従来の半導体レーザ装置の実装方法 について説明する。

【0005】図1は半導体レーザ装置の実装工程を示 し、1は半導体レーザ素子、2はサブマウント、3は接 合部材、4はコレット、5はテーブルである。先ず、図 1 (a) に示すように、加熱用のテーブル5上にサブマ ウント2を設置し、サブマウント2上の接合部材3が溶 敵する温度以上になるまでサブマウント2を過熱する。 その間に、コレット4は真空吸着等にて半導体レーザ素 子1を保持し、サブマウント2の搭載位置上へ移動す

【0006】次に、同図(b)に示すように、接合部材 3が溶融した後に、半導体レーザ素子 1 を保持したコレ ット4を降下させ、半導体レーザ素子] をサブマウント 2の接合部材3上に搭載した状態のまま、冷却する。そ の際、接合部材3を介した半導体レーザ素子1とサブマ ウント2との接合面積を十分に確保し、且つ接合部材3 20 の厚さを極力薄くして伝熱特性を良くするために、コレ ット4にて圧接している。次に、同図(c)に示すよう に、接合部材3が完全に凝固した後に、コレット4は真 空吸着等による半導体レーザ素子1の保持を開放してコ レット4を上昇させる。

[0007]

【発明が解決しようとする課題】上記サブマウントを用 いた接続方法により、半導体レーザ素子の高出力化が可 能となったが、更なる高出力化に伴い、サブマウントの 大型化と、接合部材 3 を介した半導体レーザ素子 1 とサ 30 ブマウント2との接合面積の大型化が行われていった。 【0008】しかしながら、半導体レーザ素子の高出力 化に伴うサブマウント2の大型化、及び接合面積の大型 化により以下のような問題が生じてきた。

【0009】物体は温度によってその体積が変化し、そ の変化率(熱膨張係数)は物質により異なる。そのた め、異なる物質を加熱して接合する場合、接合部が完全 に凝固してから常温に戻るまでに温度差があるので、熱 膨張係数の差によるせん断力が接合部分に発生し、との せん断力により物体には残留応力が生じる。また、この 残留応力は物体の寸法、形状によって変化し、以下に説 明する理由により半導体レーザ素子 1 に生じる残留応力 は、サブマウント2が大型化することにより増大する。 【0010】図2はサブマウント2の寸法の違いにより 残留応力に差異が生じる概念図であり、 聞図(a-1) 及び(a-2)はサブマウント2が小さい場合の概観図 及び応力発生概念図、同図(b~1)及び(b~2)は サブマウント2が大きい場合の概観図及び応力発生概念 図である。半導体レーザ素子」の熱彫張係数の方が大き い場合、相対的に半導体レーザ素子1には接合面積を小 装置をバッケージに接続する方法があり、近年では、優 50 さくする方向に力が働き、サブマウント2には接合面積

(3)

特開2002-217480

٠.

を保持しようとする方向に力が働く。

【0011】図2(a-2)のサブマウント2が小さい 場合、接合面積を保持しようとする力は接合面下のサブ マウント2が圧縮された時に生じるせん断力である。そ れに対し図2(b-2)のサブマウント2が大きい場合 では、接合面積を保持しようとする力は接合面下のサブ マウント2が圧縮された時に生じるせん断力と、このせ ん断力が生じるサブマウント2の周囲のサブマウント2 が引張られた時に生じるせん断力である。半導体レーザ 素子 1 が同じ大きさの場合、サブマウント 2 が圧縮され 10 た時に生じるせん断力は同じなので、サブマウント2が 大きい場合の方が引張りにより生じるせん断力の分だけ 接合面積を保持しようとする力が強くなり、このせん断 力はサブマウント2が大きいほど強い。このため、サブ マウント2が大きいほど半導体レーザ素子1に与えるせ ん断力が強くなる。したがって、半導体レーザ素子1に 生じる残留応力は、サブマウント2が大型化することに より増大する。また、半導体レーザ素子1の熱膨張係数 の方が小さい場合も同様である。

【0012】また、伝熱特性を良くするために接合部材 203を介した半導体レーザ素子1とサブマウント2との接合面積を広くとると、以下に説明する理由により半導体レーザ素子1の残留応力は増大する。異なる物質が接合した状態で冷却されると、接合面での収縮は中心部を基準に起こる。そのため、中心部から離れた所ほど異なる物質間の収縮量の差は大きくなり、その結果、せん断力も大きくなる。接合面積が広くなると、中心部から離れた場所が接合されることになるので、面積比以上にせん断力が大きくなる。そのため、このせん断力により物体に生じる残留応力は増大する。 30

【0013】さらに、接合部材3を介した半導体レーザ 素子1とサブマウント2との接合面積を十分に確保し、且つ接合部材3の厚さを極力薄くして伝熱特性を良くするために、コレット4にて圧接しているが、圧接により半導体レーザ素子1及びサブマウント2は応力が発生した状態で接合されるため、コレット4の圧接を開放した後にも半導体レーザ素子1には圧接による応力が残る。この時、接触面積が大きくなると、接合部材3の流動抵抗が大きくなるので、圧接に関する力も増大する。このため、圧接により半導体レーザ素子1に残る応力は接触40面積の大型化に伴い増大する。

【0014】また、半導体レーザ素子1は放熱特性を良くするために発光領域の近傍にサブマウント2が接合されている。そのため、発光領域は半導体レーザ素子1の中でも残留応力が高い領域に存在する。

【0015】一般に、半導体レーザ素子1は発光領域に 100MPa以上の応力が加わった状態で電流往入する と、結晶転位が起こり、レーザ特性の劣化、或いは半導 体レーザ素子1が破損してしまう。この現象は、発光領 域の一部でも100MPa以上の応力が加わると起こ る。また、近年の半導体レーザ素子1の高出力化により、発光領域における残留応力は増大している。このため、電流注入時のレーザ特性の劣化、或いは半導体レーザ素子1の破損が起こるようになってきた。

【0016】しかしながら、半導体レーザ素子1の残留 応力は上記説明のように、複数の異なる要因により局所 的に残留応力が生じており、その応力の分布は半導体レ ーザ素子1、サブマウント2、コレット4の寸法及び形 状、コレット4の圧接力等により変化するため、半導体 レーザ素子1の巨視的な変形(反り)と残留応力との間 に相関は無く、要因の特定が困難であった。

【0017】本発明は上記のような課題を解決するためのものであり、半導体レーザ素子の温度上昇による寿命低下を抑制しつつ、残留応力によるレーザ特性の劣化、或いは半導体レーザ素子の破損を抑制する半導体レーザ装置の実装方法を提供することを目的とする。

[0018]

【課題を解決するための手段】この目的を達成するため に本発明の実装方法は、発光部を備えた半導体レーザ素 子をコレットにて保持し、接合部材を用いてサブマウント に半導体レーザ素子を加熱接合する半導体レーザ装置 の実装方法であって、加熱用のテーブル上にサブマウントを設置し、接合部材の融点以上まで加熱用テーブルに てサブマウントを加熱し、コレットにより保持されている 半導体レーザ素子をサブマウントの搭載位置へ移動し てコレットにより半導体レーザ素子をサブマウントに圧 接し、接合部材が完全に顧固してから半導体レーザ素子 をコレットから開放した後、テーブルにてサブマウント を接合部材の溶酸温度以上まで再度加熱することを特徴 とするものである。

[0019]

【発明の実施の形態】本発明の第1の発明は、加熱用のテーブル上にサブマウントを設置し、接合部材の融点以上まで加熱用テーブルにてサブマウントを加熱し、コレットにより保持されている半導体レーザ素子をサブマウントに圧接し、接合部材が完全に凝固してから半導体レーザ素子をコレットから開放した後、加熱用テーブルにてサブマウントを接合部材の溶融温度以上まで再度加熱することにより、接合部材を介した半導体レーザ素子とサブマウントとの接合面積を十分に確保し、且つ接合部材の厚さを極力薄くして伝熱特性を良くしながら、半導体レーザ素子の残留応力を減少させることができるので、レーザ特性の劣化、或いは半導体レーザ素子の破損を抑制し得るものである。

【0020】本発明の第2の発明は、第1の発明における一連の実装方法において、2回目の加熱を複数個同時に行うことにより、実装時間を短縮させることができるので、生産性を向上させ、且つ、コストを低減し得るものである。

(4)

特開2002-217480

【0021】本発明の第3の発明は、第1の発明におけ る一連の実装方法において、1回目の加熱と2回目の加 熱を異なる加熱方法にて行うことにより、それぞれの加 熱条件に合った加熱方法で過熱がおこなえるので、生産 性を向上させ、且つ、コストを低減し得るものである。 【0022】本発明の第4の発明は、第2又は3の発明 における一連の実装方法において、サブマウントを熱風 にて加熱することにより、本来加熱の必要な接合部材近 傍を集中して加熱、或いは加熱装置を複雑化することな く複数個のサブマウントを同時に加熱し得るものであ

【0023】本発明の第5の発明は、第2又は3の発明 における一連の実装方法において、サブマウントを通電 にて直接加熱することにより、実装装置内での発生熱量 を減少し、実装装置の温度上昇による破損を抑制し得る ものである。

【0024】本発明の第6の発明は、第2又は3の発明 における一連の実装方法において、サブマウントを高周 波にて加熱することにより、加熱装置を複雑化すること なく複数個のサブマウントを同時に加熱し得るものであ 20

[0025]

【実施例】以下、図1、図3及び図4を参照して本発明 の実施例を説明する。

【0026】(実施例1)図1は半導体レーザ装置の実 装工程を示した側面図である。 半導体レーザ装置は、発 光部を備えた半導体レーザ素子1と、半導体レーザ素子 1を搭載するサブマウント2と、半導体レーザ素子1と サブマウント2を接合する接合部材3によって構成され ず、加熱用のテーブル5上にサブマウント2を設置し、 サブマウント2上の接合部材3が溶融する温度以上にな るまでサブマウント2を過熱する。その間に、コレット 4は真空吸着等にて半導体レーザ業子1を保持し、サブ マウント2の搭載位置上へ移動する。次に、同図(b) に示すように、接合部材3が溶融した後に、半導体レー・ ザ素子1を保持したコレット4を降下させ、半導体レー ザ素子 1 をサブマウント2の接合部材3上に搭載した状 盤のまま、冷却する。その際、接合部材3を介した半導 体レーザ索子 1 とサブマウント 2 との接合面積を十分に 確保し、且つ接合部材3の厚さを極力薄くして伝熱特性 を良くするために、コレット4にて圧接している。次 に、同図(c)に示すように、接合部材3が完全に凝固 した後に、コレット4は真空吸着による半導体レーザ素 子1の保持を開放してコレット4を上昇させるという工 程を経ていた。これに対し本実施例では、従来例の工程 の後に半導体レーザ素子1が実装されたサブマウント2 を接合部材3の溶酚温度以上まで再度加熱している。

【0027】次に、本実施例の実装方法の効果について

サブマウント2は加熱接合しているため、接合部材3が 完全に凝固してから常温に戻るまでの温度差で、熱膨張 係数の差により残留応力が接合部分に発生する。また、 接合部材3を介した半導体レーザ素子」とサブマウント 2との接合面積を十分に確保し、且つ接合部材3の厚さ を極力薄くして伝熱特性を良くするために、コレット4 にて圧接している。

【0028】そのため、圧接により半導体レーザ素子1 及びサブマウント2は応力が発生した状態で接合される ので、コレット4の圧接を開放した後にも半導体レーザ 案子1には圧接による応力が残る。これら残留応力は、 半導体レーザ素子1の高出力化に伴うサブマウント2の 大型化、及び接触面積の大型化により増大している。ま た、半導体レーザ素子1は放熱特性を良くするために発 光領域の近傍にサブマウント2が接合されており、半導 体レーザ索子1内に発生する残留応力もサブマウント2 との接合面付近に集中している。そのため、発光領域は 残留応力が高くなっている。

【0029】一般に、半導体レーザ素子1は発光領域に 100MPa以上の応力が加わった状態で電流注入する と、結晶転位が起こり、レーザ特性の劣化、或いは半導 体レーザ素子1か破損してしまう。従来までの半導体レ ーザ素子1では残留応力が小さかったため、結晶転位に よる半導体レーザ素子1の破壊は起きなかったが、近年 の高出力化に伴う残留応力の増加により、結晶転位によ る半導体レーザ素子 1 の破壊が起こるようになってき

【0030】とれに対し本実施例では、半導体レーザ素 子1の残留応力を減少させるために従来例の工程の後 ている。従来の実装方法は図1 (a) に示すように、先 30 に、半導体レーザ素子1が実装されたサブマウント2を 接合部材3の溶融温度以上まで再度加熱している。接合 部材3を再度溶融することにより、残留応力の原因とな っている、半導体レーザ素子1及びサブマウント2の応 力が内在した状態での接合が開放され、半導体レーザ素 子1及びサブマウント2からは残留応力が除去される。 【0031】その後、再度冷却し接合部材3を凝固する と、半導体レーザ素子1及びサブマウント2はコレット 4の圧接による残留応力は除去された状態で接合され る。また、1回目の加熱でコレット4にて圧接すること により、接合部材3を介した半導体レーザ素子1とサブ マウント2との接合面積を十分に確保し、且つ接合部材 3の厚さを極力薄くしているので、2回目の加熱ではコ レット4で圧接する必要はない。以上のように本実施例 では、要求される放熱特性を与えながら、半導体レーザ 素子1の残留応力を減少させることができるので、レー ザ特性の劣化、或いは半導体レーザ累子の破損を抑制す るととが出来る。

【0032】なお、上記実施例においてサブマウント2 は加熱用テーブル5 にて加熱されているが、熱風加熱、 説明する。従来の実装方法では、半導体レーザ繁子1と 50 通電加熱、高周波加熱であっても同様の効果を得るCと

が出来る。

【0033】(実施例2)図3は本発明の第2の実施例を示すものであり、同図(a)は1回目の加熱を、同図(b)は2回目の加熱を示す側面図である。半導体レーザ装置の構成、上記従来の実装方法、本実施例の実装工程については実施例1の場合と同様である。本実施例が実施例1の場合と異なるのは、実施例1では1回目の加熱と2回目の加熱を同一の加熱装置にて行っているが、本実施例では1回目の加熱と2回目の加熱を買なる加熱装置にて行い、且つ2回目の加熱は複数個同時に行って10いる。

7

【0034】次に本実施例の実装方法の効果について、 図4の実施例1と実施例2との実装時間の比較図を用い て説明する。上記従来の実装方法での問題点、半導体レ ーザ素子1が実装されたサブマウント2を接合部材3の 溶酸温度以上まで再度加熱する効果については実施例1 の場合と同様である。

【0035】実施例1では1回目の加熱と2回目の加熱を同一の加熱装置にて行っているため、実装装置は小型化できるが、2回の加熱時間分だけ実装時間が掛かって 20 しまう。また、2回目の加熱にはコレット4は使用しないため、生産効率は低下している。

【0036】 これに対し本実施例では、1回目の加熱と2回目の加熱を異なる加熱装置にて行うため、実装装置は大型化してしまうが、コレット4を常に稼動させる事ができるため、生産効率の低下を防ぐことが出来る。その結果、図4に示すように実装時間は本実施例の方が短縮され、この短縮時間は、半導体レーザ素子の生産数に比例して大きくなる。

【0037】また、2回目の加熱ではコレット4等は用 30 減し得るものである。 いず、半導体レーザ装置を加熱するだけなので、複数個 【0045】また、】 同時に加熱した方が加熱熱量を押えられ、コストの低減 マウントを熱風にて加 及び実装装置の温度上昇による破損を抑制することが出 要な接合部材近傍を集 来る。 雑化することなく複数

【0038】なお、上記実施例では1回目の加熱と2回目の加熱と同一の加熱方法にて行っているが、異なる加熱方法にて実施しても同様の効果を得ることが出来る。また、下記理由により、1回目の加熱は加熱テーブル等の接触型加熱で、2回目の加熱は熱風加熱等の非接触型加熱で行うのが効果的である。1回目の加熱では、コレ 40ット4を同時に使用するので密閉空間で加熱することが出来ない。

【0039】そのため、接触型の加熱方式の方が効率よく加熱することが出来る。2回目の加熱では、密閉空間での加熱が可能であるので、接触型、非接触型での効率に大差はないが、図2(b)に示すように多層配置にて加熱する場合、接触型では装置が複雑化するが、非接触型では単層配置の装置と同様の装置構成で行えるので、装置が複雑化しない。

【0040】また、上記実施例において示した各部の具 50

体的な形状及び構造は、本発明を実施するに当たっての 具体化のほんの一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されることがあってはならないものである。

[0041]

(5)

【発明の効果】本発明は、以上説明したような形盤で実施され、以下に記載されるような効果を奏する。

(0042) 加熱用のテーブル上にサブマウントを設置し、接合部材の融点以上まで加熱用テーブルにてサブマウントを加熱し、コレットにより保持されている半導体レーザ素子をサブマウントの搭載位置へ移動してコレットにより半導体レーザ素子をサブマウントに圧接し、接合部材が完全に凝固してから半導体レーザ素子をコレットから関放した後、加熱用テーブルにてサブマウントを接合部材の溶融温度以上まで再度加熱することにより、接合部材を介した半導体レーザ素子とサブマウントとの接合面積を十分に確保し、且つ接合部材の厚さを極力薄くして伝熱特性を良くしながら、半導体レーザ素子の残留応力を減少させることができるので、レーザ特性の劣化、或いは半導体レーザ素子の破損を抑制し得るものである。

【0043】また、上記一連の実装方法において、2回目の加熱を複数個同時に行うことにより、実装時間を短縮させることができるので、生産性を向上させ、且つ、コストを低減し得るものである。

【0044】また、上記一連の実装方法において、1回目の加熱と2回目の加熱を異なる加熱方法にて行うことにより、それぞれの加熱条件に合った加熱方法で過熱がおこなえるので、生産性を向上させ、且つ、コストを低減し得るものである。

【0045】また、上記一連の実装方法において、サブマウントを熱風にて加熱することにより、本来加熱の必要な接合部材近傍を集中して加熱、或いは加熱装置を複雑化することなく複数個のサブマウントを同時に加熱し得るものである。

【0046】また、上記一連の実装方法において、サブマウントを通電にて直接加熱することにより、実装装置内での発生熱量を減少し、実装装置の温度上昇による破損を抑制し得るものである。

10 【0047】また、上記一連の実装方法において、サブマウントを高周波にて加熱することにより、加熱装置を複雑化することなく複数個のサブマウントを同時に加熱し得るものである。

【図面の簡単な説明】

【図1】半導体レーザ装置の実装工程を示す側面図

【図2】サブマウント寸法の違いにより残留応力に差異が生じる概念図

【図3】本発明の第2の実施例における半導体レーザ装置の実装方法を示す側面図

| 【図4】本発明の第1と第2の実施例の実装時間を比較

特開2002-217480

(6) する時間分布図 接合部材 【符号の説明】 コレット 1 半導体レーザ素子 テーブル 2 サブマウント 【図1】 [図2] (0-1) (**>**-2) **(b-2)** 【図3】 【図4】

(7)

特期2002-217480

フロントページの統合

(72)発明者 中尾 克

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72)発明者 岩田 進裕

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72)発明者 高森 晃

大阪府門真市大字門真1006番地 松下電器 ---

産業株式会社内

(72)発明者 足立 秀人

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72)発明者 田村 雅敏

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

Fターム(参考) 5D119 AA33 AA38 BA01 FA05 FA34

NAD4

5F047 AA19 CA08 FA08 FA51 FA58 5F073 BA01 BA06 BA07 EA28 FA11